

# PATENT ABSTRACTS OF JAPAN

(11) Publication number : 09-307273

(43) Date of publication of application : 28.11.1997

(51) Int.CI. H05K 9/00

(21) Application number : 08-118828

(71) Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22) Date of filing : 14.05.1996

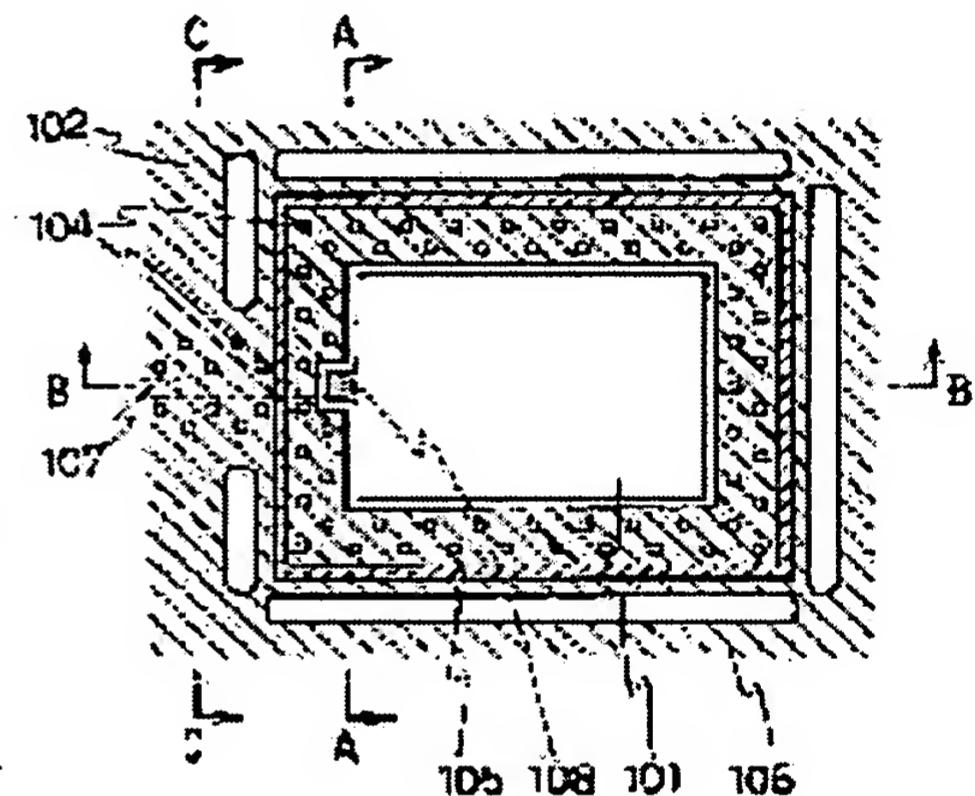
(72) Inventor : SERIZAWA NORIKAZU  
ADACHI HISASHI  
KOSUGI HIROAKI  
SUEYOSHI TATSUYA

## (54) HIGH-FREQUENCY CIRCUIT IN SHIELDING STRUCTURE

### (57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a high-frequency circuit in shielding structure for effectively shielding a high-frequency circuit and a signal line on a substrate from the electromagnetic waves propagating in the air and on the substrate using multilayer substrate.

**SOLUTION:** A high-frequency circuit 101 and a ground pattern encircling the circuit 101 is composed on the surface layer of multilayer substrate so as to form a ground layer on the inner layer beneath the high-frequency circuit 101 and a ground pattern 102. Besides, a shielding case 105 encircling the upper part and the side of the high-frequency circuit 101 and grounding to the ground pattern 102 is also provided while a plurality of via holes 104 connecting to the ground pattern 102 and the ground layer is provided around the high-frequency circuit 101. A signal line 107 of the high-frequency circuit positioned on the inner layer is held by the ground pattern 102 and the ground layer while the plurality of via holes 104 are positioned on both sides of the signal line 107.



### LEGAL STATUS

[Date of request for examination] 24.01.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

DP-948 US

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-307273

(43)公開日 平成9年(1997)11月28日

(51)Int.Cl.

H 05 K 9/00

識別記号

府内整理番号

F I

H 05 K 9/00

技術表示箇所

R

審査請求 未請求 請求項の数 5 OL (全 6 頁)

(21)出願番号 特願平8-118828

(22)出願日 平成8年(1996)5月14日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 芹澤 純和

横浜市港北区綱島東四丁目3番1号 松下通信工業株式会社内

(72)発明者 足立 寿史

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72)発明者 小杉 裕昭

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(74)代理人 弁理士 池内 寛幸 (外1名)

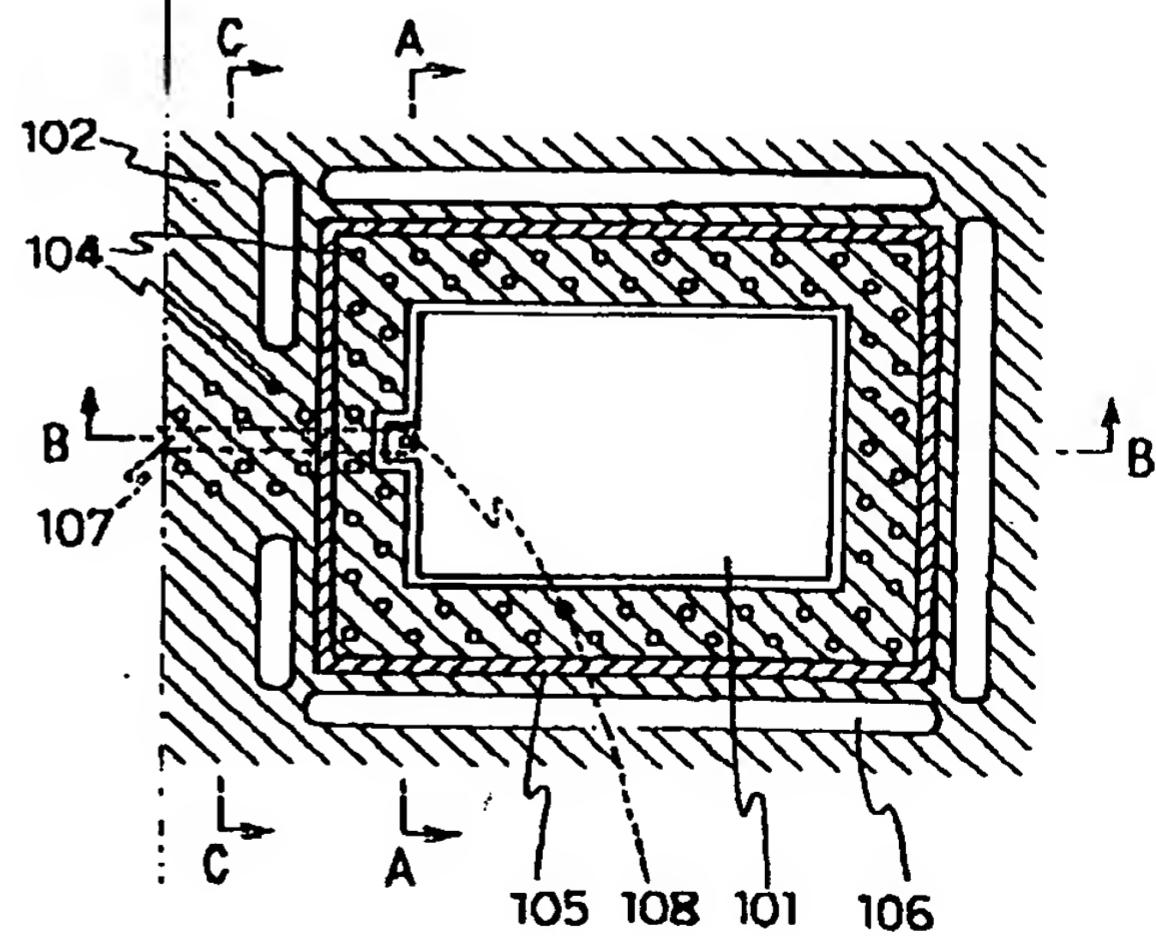
最終頁に続く

(54)【発明の名称】 シールド構造を備えた高周波回路

## (57)【要約】

【課題】 多層基板を有効に用いて、基板上の高周波回路及び信号線を、空間及び基板内を伝搬する電磁波から効果的に遮蔽するシールド構造を備えた高周波回路を提供する。

【解決手段】 多層基板の表層に高周波回路101及びこれを囲むグランドパターン102が構成され、高周波回路101及びグランドパターン102下の内層または裏面にグランド層103が形成されている。高周波回路101の上方及び側方を囲みグランドパターン102に接続するシールドケース105を備え、高周波回路101の周囲にはグランドパターン102及びグランド層103を接続する複数のピアホール104が設けられている。高周波回路の信号線107は基板の内層に位置してグランドパターン102及びグランド層103に挟まれ、その両側には複数のピアホール104が位置する。



(2)

1

## 【特許請求の範囲】

【請求項1】 多層基板の表層に構成された高周波回路と、この高周波回路を囲む表層のグランドパターンと、前記高周波回路及びグランドパターンの下の内層または裏面に形成されたグランド層と、前記グランドパターンに接地して前記高周波回路の上方及び側方を囲むシールドケースと、前記グランドパターンおよびグランド層を接続する複数のピアホールとを備え、

前記高周波回路に接続する信号線は前記多層基板の内層に位置して前記グランドパターンおよびグランド層に挟まれ、

さらに、前記信号線の両側に前記グランドパターンおよびグランド層を接続する複数のピアホールが位置していることを特徴とするシールド構造を備えた高周波回路。

【請求項2】 前記高周波回路の周囲及び前記高周波回路に接続する信号線の両側に位置するピアホールの外側に、前記多層基板の表裏を貫くスリットが設けられている請求項1記載のシールド構造を備えた高周波回路。

【請求項3】 前記グランドパターン、グランド層、シールドケース、およびピアホールによって囲まれた高周波回路を複数備え、前記複数の高周波回路を接続する信号線は多層基板の内層に位置して前記グランドパターンおよびグランド層に挟まれ、前記信号線の両側に前記グランドパターンおよびグランド層を接続する複数のピアホールが位置している請求項1または2記載のシールド構造を備えた高周波回路。

【請求項4】 前記複数の高周波回路のうち少なくとも一つは発振回路を含んでいる請求項3記載のシールド構造を備えた高周波回路。

【請求項5】 発振回路を含む複数の高周波回路と、スイッチ回路を含む高周波回路とを備え、前記複数の発振回路は同一または近接した周波数で発振し、前記スイッチ回路は前記発振回路のいずれかの出力を選択して出力する請求項4記載のシールド構造を備えた高周波回路。

## 【発明の詳細な説明】

## 【0001】

【発明属する技術分野】 本発明は、主として多層基板上の高周波回路及びその信号線を、周辺空間及び基板内を伝搬する電磁波から遮蔽するためのシールド構造を備えた高周波回路に関する。

## 【0002】

【従来の技術】 高周波回路を遮蔽する場合、高周波回路の周囲にある基板表層のグランドパターンに接地したシールドケースによって、空間を伝搬する電磁波から高周波回路を遮蔽することがよく行われる。従来のシールド構造を備えた高周波回路の一例を図6及び7に示す。図6は平面図であり、図7は斜視図(外観図)である。これらの図において、601は基板表層に形成された遮蔽されるべき高周波回路であり、602は高周波回路601の周囲に形成された基板表層のグランドパターンで

特開平9-307273

2

ある。603は、高周波回路601の上方及び側方を囲むシールドケースであり、グランドパターン602に接地している。但し、図6の平面図においてシールドケー603は天面を除いた側壁だけが描かれている。604は高周波回路601の入力信号線、605は高周波回路601の出力信号線である。606は基板裏面にあるグランド層である。

## 【0003】

【発明が解決しようとする課題】 しかしながら上記のような構成では、信号線を通すためにシールドケース603に開口部を設ける必要があり、シールドケース603の効果が弱まるという問題点がある。特に、高周波回路601の入出力線である信号線604、605は遮蔽されていない。また基板内部は遮蔽されていないので高周波回路601の遮蔽効果も小さい。

【0004】 本発明は上記問題点に鑑み、基板上の高周波回路及び信号線を、空間を伝搬する電磁波だけでなく基板内を伝搬する電磁波からも効果的に遮蔽するシールド構造を備えた高周波回路を提供することを目的とする。

## 【0005】

【課題を解決するための手段】 上記目的を達成するために、本発明によるシールド構造を備えた高周波回路は、高周波回路の周囲に表層のグランドパターンを備え、高周波回路及びグランドパターンの下の内層または裏面にグランド層を備えている。そして高周波回路の上方および側方を囲みグランドパターンに接地しているシールドケースと、前記グランドパターン及びグランド層を接続する複数のピアホールとが設けられている。また高周波回路に接続する信号線は多層基板の内層に位置してグランドパターンとグランド層とに挟まれ、その両側にはグランドパターンおよびグランド層を接続するピアホールが位置している。

【0006】 このような構造を備えた高周波回路は、シールドケースによって、空間を伝搬する電磁波から遮蔽されると共に、グランドパターン、グランド層、及びこれらを接続する複数のピアホールによって、基板内を伝搬する電磁波からも遮蔽される。また、信号線を基板の内層に通すことにより、シールドケースに囲まれた高周波回路とシールドケース外部とを、シールドケースに開口部を設けることなく信号線で接続することができる。そして、信号線は、上側のグランドパターン、下側のグランド層、および両側のピアホールによって効果的に遮蔽される。

【0007】 さらに、前記高周波回路の周囲及び前記高周波回路に接続する信号線の両側に位置するピアホールの外側に、前記多層基板の表裏を貫くスリットが設けられていることが好ましい。このスリットの働きによって、高周波回路およびその信号線を基板の他の部分から遮蔽する効果が高められる。

【0008】上記のような高周波回路を複数備えた構成にも本発明を適用することができ、この場合、複数の高周波回路を接続する信号線は多層基板の内層に位置して前記グランドパターンおよびグランド層に挟まれ、前記信号線の両側に前記グランドパターンおよびグランド層を接続する複数のピアホールが位置することになる。なお、複数の高周波回路のうち少なくとも一つが発振回路を含んでいる場合に本発明を適用する効果が高い。例えば、発振回路を含む複数の高周波回路と、スイッチ回路を含む高周波回路とを備え、前記複数の発振回路は同一または近接した周波数で発振し、前記スイッチ回路が前記発振回路のいずれかの出力を選択して出力するような構成に本発明を適用することが好ましい。

## 【0009】

【発明の実施の形態】以下、本発明の実施形態について、図面を参照しながら説明する。図1は本発明の第1の実施形態に係るシールド構造を備えた高周波回路の構造を示す平面図である。また、図2は図1のA-A断面図、図3は同じくB-B断面図、そして図4は同じくC-C断面図である。

【0010】図1～4において、101は多層基板の表層に形成された高周波回路である。102は高周波回路101の周囲に設けられた表層のグランドパターン、103は高周波回路101及びグランドパターン102の下に位置する内層及び裏層のグランド層、104はグランドパターン102とグランド層103を接続しているピアホールである。105はシールドケースで高周波回路101の上部を覆い、グランドパターン102に接地している。106は基板の裏面を貫くスリットである。107は高周波回路101の出力信号線であり、基板の内層を通っている。108は高周波回路101と出力信号線107を接続するピアホールである。

【0011】高周波回路101は、シールドケース105により、空間を伝搬する電磁波から遮蔽されている。また、グランドパターン102、グランド層103、ピアホール104により、高周波回路101は基板内部を伝搬する電磁波からも遮蔽されている。出力信号線107は、シールドケース105の内外に設けられたピアホール104とグランドパターン102とグランド層103により空間及び基板内部を伝搬する電磁波から遮蔽されている。またスリット106により、高周波回路101及び出力信号線107が基板の他の部分から分離され、遮蔽効果を高めている。

【0012】以上のように本実施形態によれば、グランドパターン102、グランド層103、ピアホール104により基板内に接地面の壁を作り、シールドケース105により高周波回路101の上面及び側面を覆うことで、高周波回路101の周囲を全面グランドで囲むことができる。また、ピアホール104の外側にスリット106を設けることにより、高周波回路101及び出力信

号線107を基板の他の外部回路と分離することができる。これにより高周波回路101及び出力信号線107に対し高い遮蔽効果を実現する。また、信号線が基板の内層を通っていることにより、従来のように信号線を通すための開口部をシールドケースに設ける必要もなくなり、シールドケースによるシールド効果の低下を防ぐことができる。

【0013】次に、本発明の第2の実施形態に係るシールド構造を備えた高周波回路を図5に示す。この実施形態における高周波回路は二つの周波数シンセサイザを含み、二つの周波数シンセサイザが発生する二つの信号のうちの一方をスイッチ回路によって選択して出力するといった動作を行う。

【0014】この高周波回路が構成される多層基板は、図1～4で説明した第1の実施形態と同様の構造のものである。図5において、501、502、および503は基板の表層のグランドパターンと内層のグランド層とを接続するピアホール、504、505、および506はシールドケース、507はスリットであり、これらは図1のピアホール104、シールドケース105、スリット106と同様のものである。508および509は発振回路を含む周波数シンセサイザであり、それぞれが同一または近接した周波数で発振する。510は周波数シンセサイザ508、509のいずれかを信号を選択して出力するスイッチ回路である。511および512は周波数シンセサイザ508、509とスイッチ回路510とを接続する信号線、513はスイッチ回路510の出力信号線である。514は信号線511、512と周波数シンセサイザとを接続するピアホールであり、515は信号線511、512、513とスイッチ回路とを接続するピアホールである。

【0015】このようなシールド構造を備えた高周波回路において、ピアホール501、502、503、シールドケース504、505、506、そしてスリット507によって得られる効果は第一の実施形態のピアホール104、シールドケース105、およびスリット106によって得られる効果と同様である。周波数シンセサイザ508、509のそれぞれが各別のシールド構造を備えていることにより、スイッチ回路510で選択された側の周波数シンセサイザの出力信号を非選択側の周波数シンセサイザ及びその出力信号線から遮蔽することができる。また、スイッチ回路510にもシールド構造を備えさせたことにより、スイッチ510回路の出力部及びスイッチの出力信号線513を非選択側の周波数シンセサイザの出力信号から遮蔽することができる。

【0016】本実施形態のように、複数の高周波回路のそれぞれがシールド構造を備えた高周波回路であることにより、それぞれの高周波回路を他の高周波回路の信号から遮蔽することができる。

【0017】なお、上記の第1および第2の実施形態に

5

において、高周波回路の信号線として、高周波信号の信号線のみを記載したが、制御信号の信号線や直流電源線についても、同様の構造によってシールド効果が得られる。

【0018】また、高周波回路及び基板表層のグランドパターンの下に位置するグランド層は、基板内層及び裏面の層のうち、少なくとも一層に形成されなければよい。

【0019】

【発明の効果】以上のように本発明によれば、多層基板上の高周波回路及びその信号線を囲む基板の表層のグランドパターン、基板の内層または裏面のグランド層、及びグランドパターンとグランド層とを接合するピアホールにより基板内を伝搬する電磁波から高周波回路を遮蔽することができ、高周波回路の上方及び側方を囲みグランドパターンに接地しているシールドケースにより、空間を伝搬する電磁波から高周波回路を遮蔽することができる。また基板の表裏を負くスリットを設けることにより高周波回路と他の部分との分離をより確実なものとすることができる。.

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るシールド構造を備えた高周波回路の平面概略構成図

【図2】図1の高周波回路のA-A断面図

【図3】図1の高周波回路のB-B断面図

(4)

特開平9-307273

6

【図4】図1の高周波回路のC-C断面図

【図5】本発明の第2の実施形態に係るシールド構造を備えた高周波回路の平面概略構成図

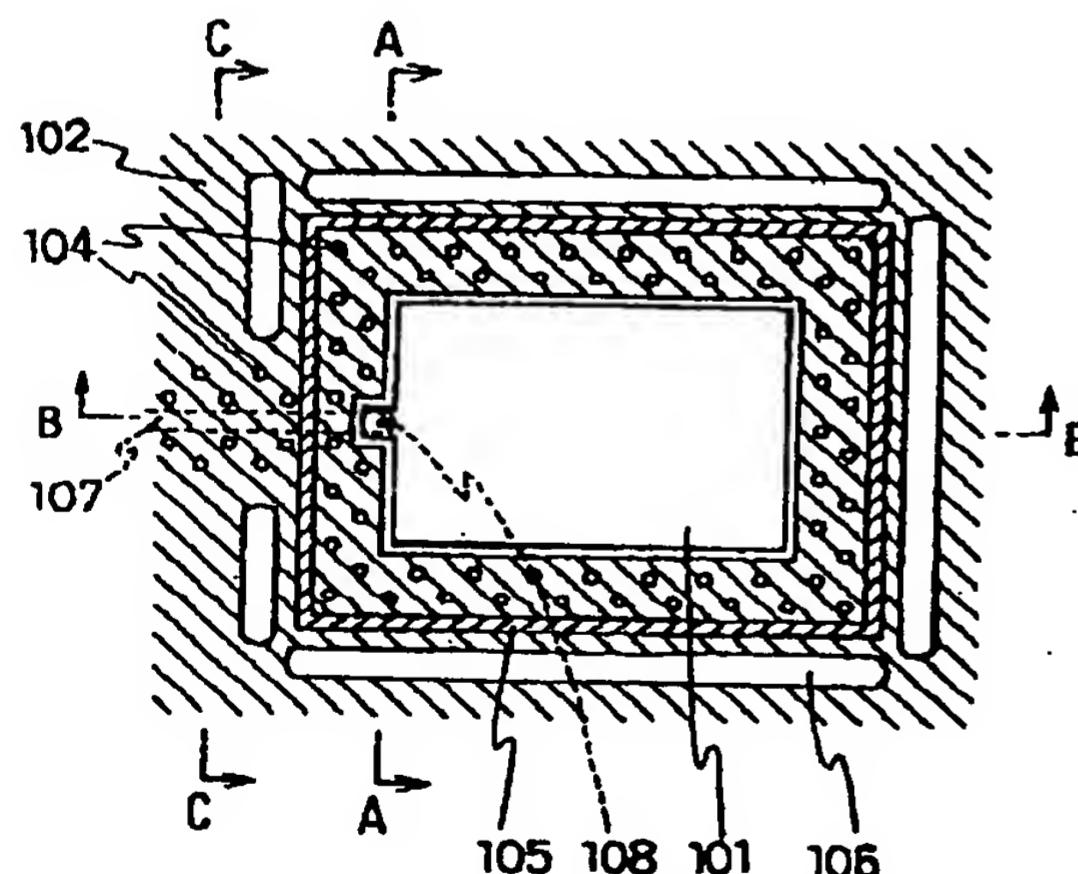
【図6】従来のシールド構造を備えた高周波回路の平面概略構成図

【図7】図6の高周波回路の斜視図

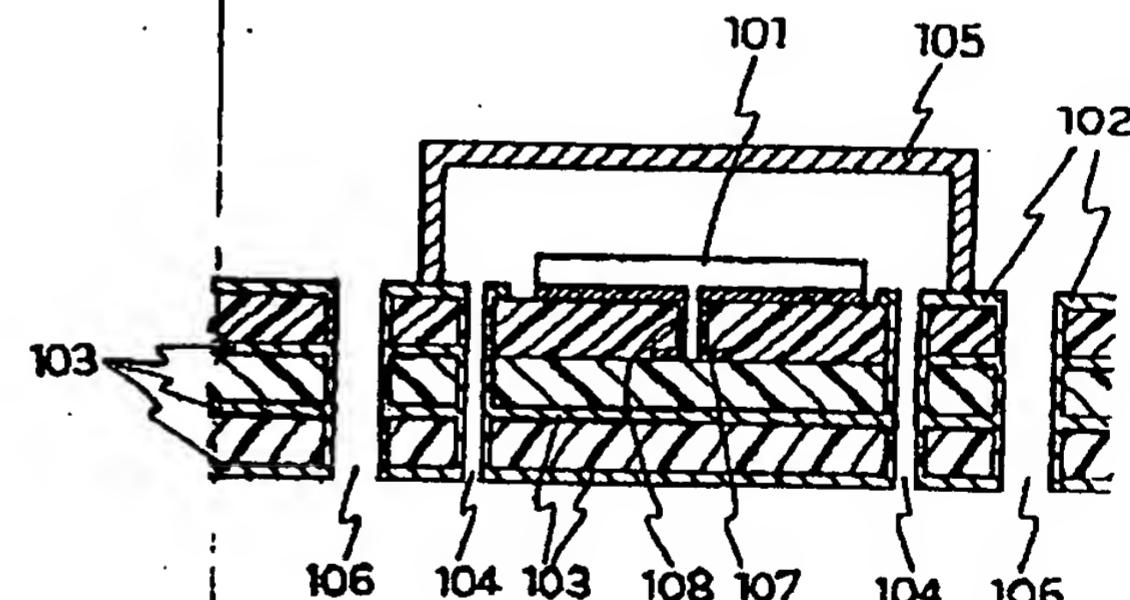
【符号の説明】

101	高周波回路
102	グランドパターン
103	グランド層
104	501, 502, 503 ピアホール
105	504, 505, 506 シールドケース
106	507 スリット
107	出力信号線
108	ピアホール
508	509 周波数シンセサイザ
510	選択スイッチ回路
511	512, 513 信号線
514	515 ピアホール
201	高周波回路
202	グランドパターン
203	シールドケース
204	入力信号線
205	出力信号線
206	グランド層

【図1】



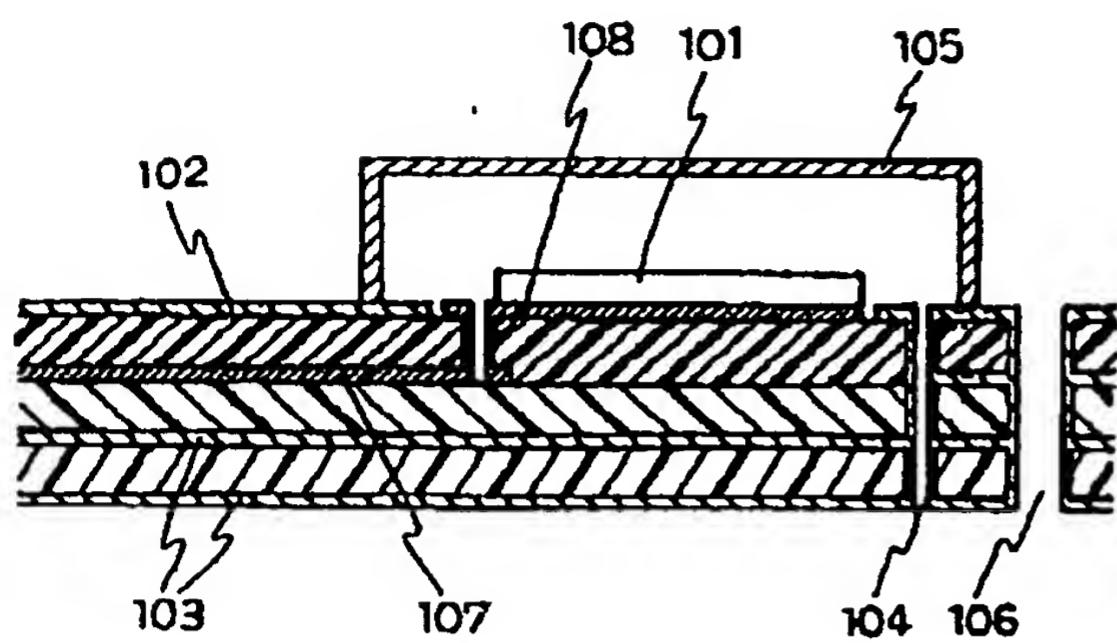
【図2】



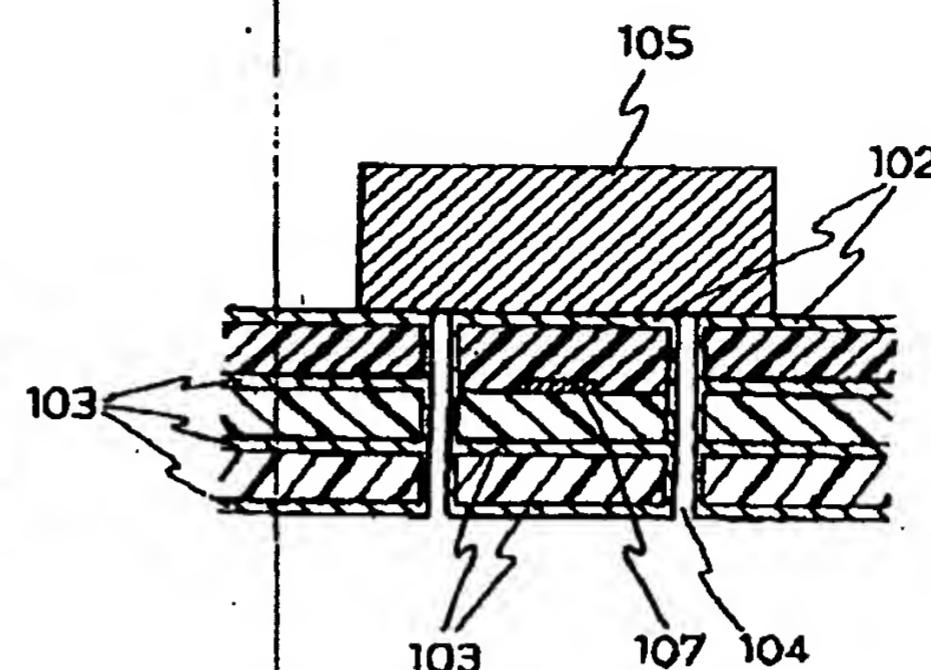
(5)

特開平9-307273

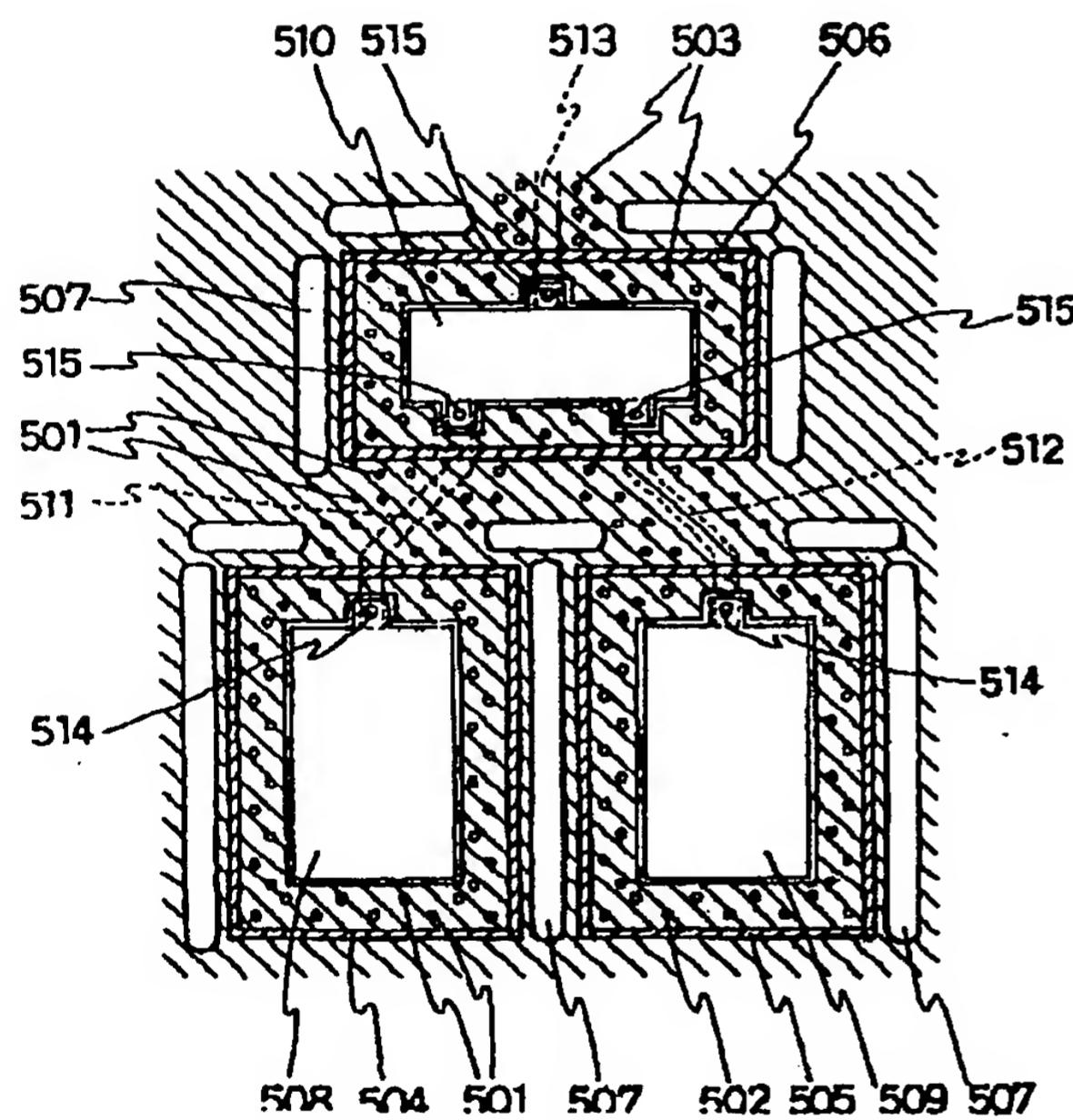
【図3】



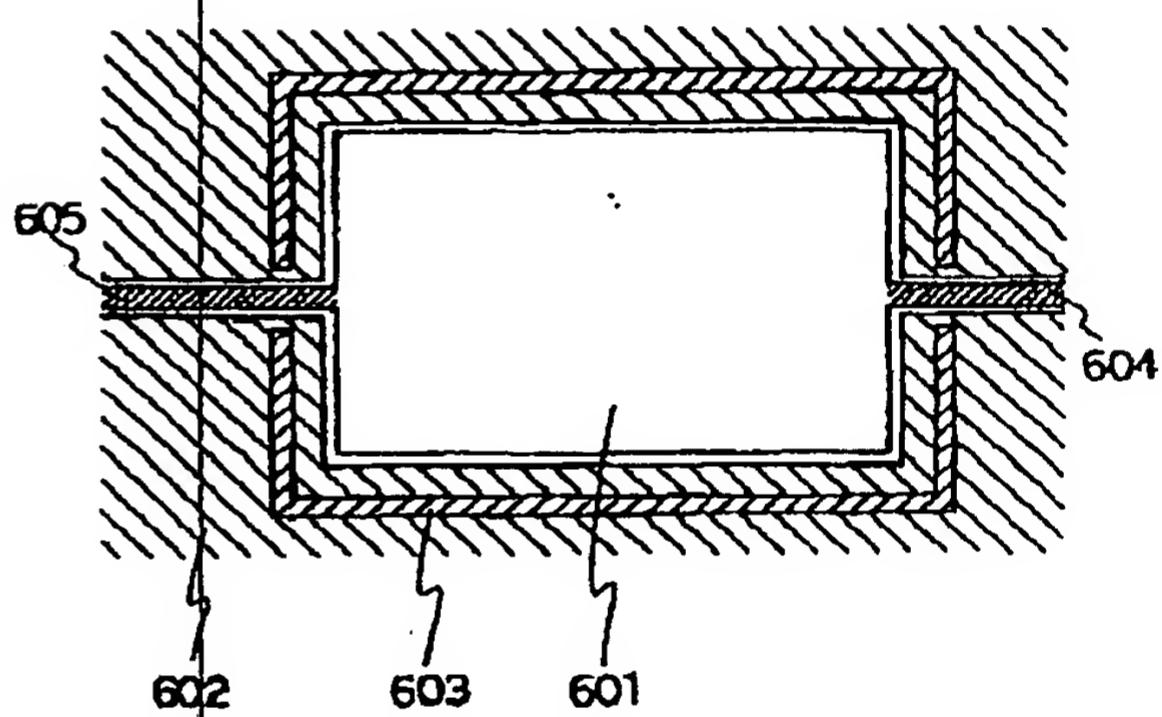
【図4】



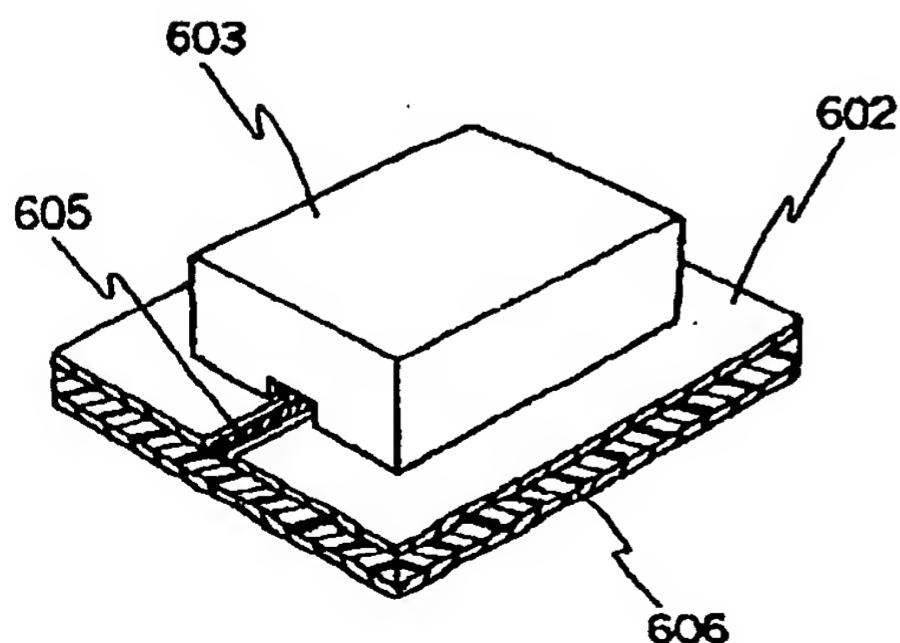
【図5】



【図6】



【図7】



(6)

特開平9-307273

フロントページの続き

(72) 発明者 末吉 達也  
横浜市港北区綱島東四丁目3番1号 松下  
通信工業株式会社内

BEST AVAILABLE COPY